

Xilinx UltraScale™ MPSoC架构

为合适任务提供合适引擎

更智能的系统需要更多的通信和更高的计算带宽。更智能的手机、网络、数据中心、工厂、汽车和能源系统等层出不穷。从消费者到企业、工厂和基础设施，随着知识的增加以及对视觉和位置数据的更多使用，人们对于服务质量保证、安全服务和其它资源的需求也在提升。“大数据”（和小数据）应用需要越来越多的分析功能来实现控制处理、预配置、配置和整体系统管理的自动化。

公司采用软件和硬件全可编程功能开发智能系统，将能够加快产品上市进程，最大化最终产品的价值，同时实现产品适应性强、重利用和升级周期快等附加优势。赛灵思开发出了基于业界标准28nm Zynq®-7000 All Programmable SoC和UltraScale All Programmable FPGA架构的UltraScale™ MPSoC（多重处理片上系统）架构，可充分满足全新智能系统不断扩展的需求。此类智能系统包括：

- 无线通信：支持多频谱带、智能天线
- 有线通信：多种有线通信标准，上下文感知网络服务
- 数据中心：SDN（软件定义网络）、数据预处理和分析
- 智能视觉（Smarter Vision）：发展的视频处理算法、目标检测和分析
- 互联控制/M2M：灵活、可适应的制造、工厂产量、质量与安全

UltraScale MPSoC架构为处理器提供了从32位到64位的可扩展性，支持虚拟化，集成了用于实时控制与图形/视频处理、波形和包处理的软硬引擎、新一代互联技术和存储器、高级电源管理以及可实现多级安全可靠性的增强型技术。全新架构元素结合Vivado®设计套件和抽象设计环境，能大幅简化编程并提高生产力。

这种新型架构进一步丰富和完善了UltraScale All Programmable架构——这一由赛灵思率先采用台积电公司20nm工艺技术，全球首个基于双重图形光刻商业工艺技术并率先交付的行业首个ASIC级可编程架构内在的诸多ASIC级优势，

Zynq UltraScale MPSoC器件系列通过将新一代高性能片上互联中嵌入的异构处理引擎与合适的片上存储器子系统优化组合，实现了无与伦比的处理功能、I/O和存储器带宽。这种异构处理和可编程引擎针对不同应用任务进行了精心优化，使Zynq UltraScale MPSoC器件能够提供丰富的性能和高效率，不仅可充分满足下一代智能系统的需求，同时可保持与原有Zynq-7000 All Programmable SoC系列的向后兼容性。此外，新型UltraScale MPSoC架构还集成了多级安全性和高级电源管理，可充分满足下一代智能系统的需求。赛灵思Vivado®设计套件和UltraFast™设计方法全面发挥了UltraScale MPSoC架构提供的ASIC级功能，同时可支持快速的系统开发。

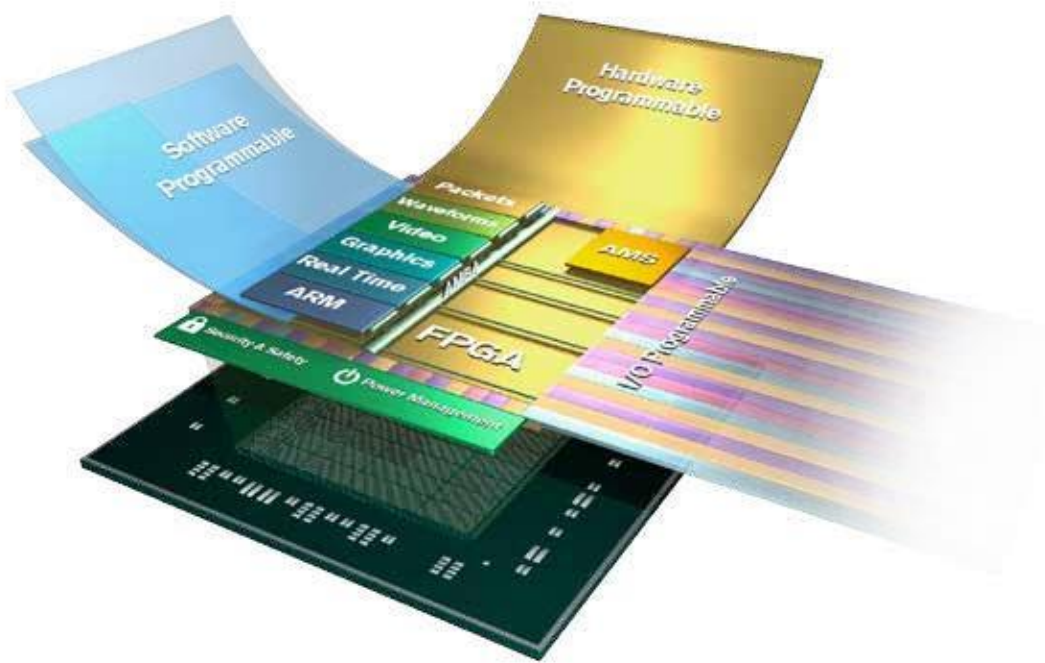


图1：赛灵思UltraScale MPSoC架构为合适任务提供合适引擎。

赛灵思UltraScale MPSoC架构、Vivado 设计套件与其它设计抽象工具相结合，通过多项技术突破了系统级处理瓶颈。

Zynq UltraScale MPSoC是一个单芯片的、All Programmable的和异构多重处理器的综合产品系列，可为设计人员提供软硬件、互联、电源、安全性和I/O的可编程性。不过，异构多重处理不只说起来难，做起来也难，至少要正确实现不是件容易的事情。基于异构多重处理元素的设计方法将对设计团队提出以下挑战：

- 在规定的功耗范围内满足应用性能要求。
- 针对异构处理组合优化存储器存取和带宽。
- 为各种软硬处理引擎提供适当带宽的低时延一致性通信。
- 找到一系列编程抽象，以支持快速系统开发和部署，同时还可优化系统级任务对各种可用资源的映射。
- 管理并优化各种操作模式下的系统功耗。
- 面临网络互联威胁和恶劣环境可确保系统完整性。

不能在预算范围内及时解决上述挑战会导致项目失败。

UltraScale MPSoC架构的基本元素

- 为合适任务提供合适引擎
- 可扩展至64位
- 新一代互联与存储
- FPGA ASIC级可扩展性和性能
- 多级安全可靠
- 高级电源管理
- 16nm FinFET 单位功耗性能
- 高层次设计抽象
- 与事实标准Zynq-7000 All Programmable SoC、软件和生态系统实现兼容

面向合适任务提供合适引擎：全新新一代处理与可编程引擎组合，针对不同应用任务而优化。

五大处理瓶颈（DSP、图形、网络处理、实时处理和通用计算性能）无法通过一个处理架构同时得到解决。很多人试图采用一种“全能”架构支持全部处理任务，但所有尝试这一方案的人都失败了。异构多重处理架构采用的是针对特定任务类别而优化的可编程处理引擎，因此是唯一能够成功实现复杂系统设计的方案。采用“为合适任务提供合适引擎”的方案可提供智能系统所需的性能、功耗和成本优势，从而在市场中获得高效率和高效能。

扩展至64位：支持虚拟化，可从32位扩展至64位。扩展不仅包括CPU，还包括片上互联、外设、处理引擎和Tb地址空间。

更大更好的CPU和异构处理引擎必须能将其增强的处理能力延伸至整个芯片内部和外部。这种全新UltraScale MPSoC架构能提供所需的外设集、具有大量带宽的片上互联以及巨大的地址空间，可针对未来系统需求和性能解决众多关键门控问题。

新一代互联与存储：新一代一致互联与存储子系统，可最大限度地提高系统性能、存储带宽以及加速任务进程。

如果I/O和存储子系统无法达到处理吞吐量需求，那么软件与硬件可编程引擎即便满足所有处理需求，也会被“饿死”。

UltraScale MPSoC架构具有高级、可扩展的一致互联功能（其在具有强大I/O和存储带宽功能的UltraScale All Programmable逻辑架构基础上得到进一步增强），可针对其片上异构处理引擎的数据吞吐量需求进行精心优化。该功能还可在处理与可编程逻辑域实现共享，从而提供无与伦比的MPSoC性能和带宽。

FPGA ASIC级的可扩展性和性能：UltraScale ASIC级逻辑架构，具有类似于ASIC的特性，并可针对极端的实时FPGA性能进行优化。

软件可编程功能非常有利于突破一些处理瓶颈，但并非是所有瓶颈。有时，您不得不在硬件中实施处理解决方案，以实现期望的系统性能等级。UltraScale MPSoC架构的高级ASIC级功能建立在业界领先的赛灵思20nm UltraScale可编程逻辑架构的基础之上。很多架构优势都可通过Vivado设计套件的高级开发工具来实现。该套件能充分发挥最先进可编程逻辑的性能优势，从而可解决只能由定制硬件来应对的最严苛的处理挑战。

多级安全可靠：增强型防篡改功能、信任与信息保证和操作安全可靠，可充分满足关键的行业标准。

随着物联网、机器至机器通信以及智能连接控制（Smarter ConnectedControl）呈爆发式增长，不安全通信和产品的出现是不堪设想的。UltraScale MPSoC架构建立在Zynq-7000 All Programmable SoC领先优势的基础之上，包含多种军用级安全协议，能够防止任何可能的未授权访问。此外，UltraScale MPSoC架构具备的强大功能还可以确保安全关键型应用实现可靠运行，并帮助用户和设计人员对其所开发的系统建立最大信心。这种全新架构适用于在拥有大量因特网连接设备的严苛环境中工作，并能满足此类环境中智能系统的各种需求。

高级电源管理：功率优化和电源管理功能，可利用软件和运行时间优化，实现精细粒度的系统级功耗降低。

UltraScale MPSoC架构的多样化异构处理引擎阵列使设计团队能够针对任何具体任务选择最高效的引擎，从而实现基于任务的系统级功率优化。UltraScale MPSoC架构的可编程逻辑电源管理功能还可提供覆盖广泛功能元件的静态和动态电源管理能力，能进一步显著降低功耗。通过在系统运行期间选择合适引擎来管理任务，还可将电源管理能力扩展至软件可编程处理元件。

16nm FinFET 单位功耗性能：充分利用FinFET工艺技术，在UltraScale MPSoC的处理元件和逻辑架构中提升60%的单位功耗性能。

设计团队想要并且需要充分利用FinFET提供的功耗、性能和面积优势，同时仍可毫不费力地向市场快速推出具有战略差异化的产品设计。赛灵思UltraScale MPSoC架构之所以能够实现这一目标，而且优于其它任何同类产品，是因为其能够实现FinFET技术的全部性能和功耗特性，同时不会存在任何SoC或ASIC客户设计所面临的物理设计风险、高成本和开发周期长等问题。通过利用业界标准28nm Zynq-7000 All Programmable SoC与业界领先的20nm UltraScale FPGA的结合优势，基于台积电公司16nm FinFET工艺构建而成的Zynq UltraScale MPSoC与28nm工艺技术相比，能够为设计人员带来高达60%的单位功耗性能提升。

高级设计抽象：采用以IP子系统重利用为基础的设计流程且基于C、C++和OpenCL的系统级定制设计环境

赛灵思UltraScale MPSoC架构支持多个抽象层，远远超过传统的RTL设计方法。Vivado设计套件和包括C、C++、SystemC、OpenCL、OpenCV、MATLAB和LabView在内的其它设计抽象创建了业内最综合全面的混合抽象式系统设计环境，可实现系统开发所有方面的自动化。该环境具有生产力优势，可快速开发出软件兼容型硬件加速器，并支持在基于UltraScale MPSoC架构的器件中快速部署算法，同时使设计团队能够针对目标应用选择最适合的设计抽象。

与业界标准Zynq-7000 SoC、软件和生态系统实现兼容：软件移植功能，支持对基于业界标准（赛灵思Zynq-7000 All Programmable SoC）的应用程序、OS、中间件、IP、工具和广泛生态系统进行升级。

Zynq-7000 All Programmable SoC不仅包含领先一代的芯片，而且已成为All Programmable SoC的业界标准。因为它是一种综合全面的设计平台，具有软件解决方案、工具、IP和电路板等在内的巨大生态系统的支持；并采用业界领先的Vivado HLS高层次综合工具，支持设计团队从C、C++或OpenCL编写的描述文件中创建硬件设计，从而显著提高设计生产力。其它常用领先设计工具，例如MathWorks的MATLAB和Simulink，以及美国国家仪器公司（NI）的LabView图形设计环境，也都针对Zynq-7000平台进行了调整，以实现多维的高级系统设计，从而显著提高设计人员的生产力。

所有主要操作系统都可与Zynq-7000 All Programmable SoC配合使用。此外，系统设计团队可从多种SOM（系统级模块）以及

中间件和可编程IP等广泛的专用生态系统中进行选择，从而满足众多采用Zynq SoC的应用的多元化需求。这一广泛的生态系统已经开始支持赛灵思UltraScale MPSoC架构扩展。

将所有元素放在一起，如下图所示：

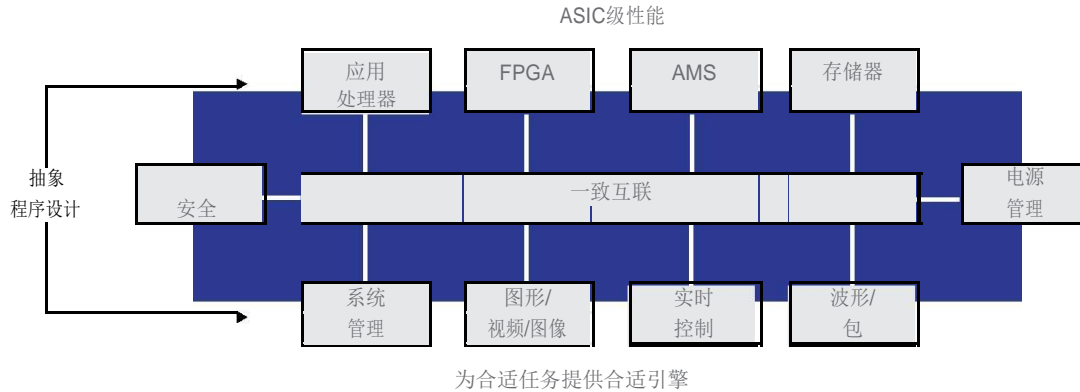


图2：赛灵思UltraScale MPSoC架构为合适任务提供合适引擎。

只有赛灵思拥有制造ASIC级器件（如Zynq UltraScale MPSoC系列）所需的创新、执行和质量相关的成功经验，以及完整的全可编程和UltraScale架构与其它重要技术。这些重要技术包括：

- 业经验证的UltraScale All Programmable架构：以最先进的台积电 16nm FinFET工艺技术为基础构建而成
- 屡获殊荣的Zynq SoC架构：已成为业界标准，现已扩展为UltraScale MPSoC异构架构
- 第二代堆叠硅片互联（SSI）3D IC技术：容量比同类竞争的可编程逻辑产品高两倍多，且带宽提高50%，实现“超越摩尔”的系统扩展
- 业界独有的ASIC级SoC增强型开发环境：采用Vivado设计套件，并针对C、C++和OpenCL规范及众多其它设计抽象进行MPSoC扩展

如欲了解有关基于赛灵思Zynq UltraScale MPSoC的领先一代系统设计的更多详情，敬请联系您当地的赛灵思销售办事处。

Corporate Headquarters

Xilinx, Inc.
2100 Logic Drive
San Jose, CA 95124
USA
Tel: 408-559-7778
www.xilinx.com

Europe

Xilinx Europe
One Logic Drive
Citywest Business Campus
Saggart, County Dublin
Ireland
Tel: +353-1-464-0311
www.xilinx.com

Japan

Xilinx K.K.
Art Village Osaki Central Tower 4F
1-2-2 Osaki, Shinagawa-ku
Tokyo 141-0032 Japan
Tel: +81-3-6744-7777
japan.xilinx.com

Asia Pacific Pte. Ltd.

Xilinx, Asia Pacific
5 Changi Business Park
Singapore 486040
Tel: +65-6407-3000
www.xilinx.com



ALL PROGRAMMABLE™

© Copyright 2014. Xilinx, Inc. XILINX, the Xilinx logo, Virtex, Spartan, ISE and other designated brands included herein are trademarks of Xilinx in the United States and other countries. All other trademarks are the property of their respective owners.