

Smarter System 领先一代的 Smarter System 方案：9 大理由表明 Xilinx Zynq-7000 All Programmable SoC 平台堪称最智能的解决方案

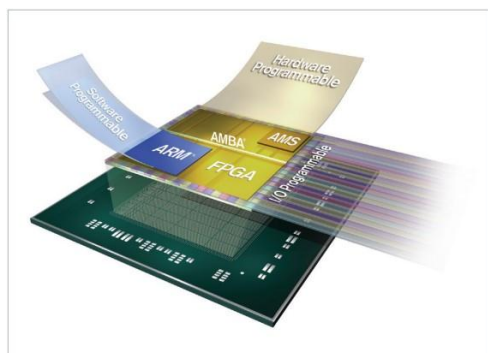
Smarter System 介绍

全球电子产业正在经历着向 Smarter System 系统转型的变革之中。这一变革背后的推动力量与效率、生产力、安全性、质量，当然还有成本有着密不可分的关系。我们所面临的最大敌人就是浪费。系统应该在有需要时，仅仅使用必需的资源提供当时当地所需的商品和服务，从而就能减少浪费。而这，正是智能性的机会。可以自己做出决策的系统能够改变电子产品在我们商业和日常生活中所扮演的角色。为了实现上述目标，系统必须有从各种远程和本地数据库、传感器数据以及其它分散输入来源获取信息，进行处理和解释，并做出决策。

上述 Smarter System 转型对系统厂商意味着什么？它意味着必须拥有更多的决策技术和知识产权。传输基本信息的网络正在从哑管道转变为具有智能的通道。建筑物也变得更加智能，可仅在需要时提供照明和供暖。高度集成的网络也进入工厂车间，以确保所有系统都能访问做出决策所需的关键数据。工厂中的机器人能将来自不同数据库的信息与机器视觉相结合，从而提高效率。同时能源电网变得更加智能，因此电力基础架构能够充分满足复杂社会不断变化的负载需求。此外，汽车也通过视觉系统和无线通信功能变得更加智能，可提高驾驶员的安全性，帮助驾驶员良好应对城市地区日益严重的交通拥堵情况。

赛灵思 Zynq™-7000 All Programmable SoC 就是一款为当今嵌入式系统注入智能性的理想平台。该平台是 All Programmable 的，也就是说它不仅能够通过软件为系统添加智能，而且还能通过可编程硬件实时执行更多的数据处理和决策功能，同时系统接口也能通过可编程 I/O 进行优化发展。所有这些智能都可通过较低的设计成本和巨大的灵活性进行添加，从而支持设计修改乃至产品部署后的现场升级。此外，该平台也能支持高级可编程系统集成，包括 CPU、DSP、ASSP、FPGA 和混合信号功能等，从而降低 BOM 成本、提高系统性能、降低系统功耗。如果需要的话，基于 Zynq 平台的系统几乎可以当天立即完成设计并出货。

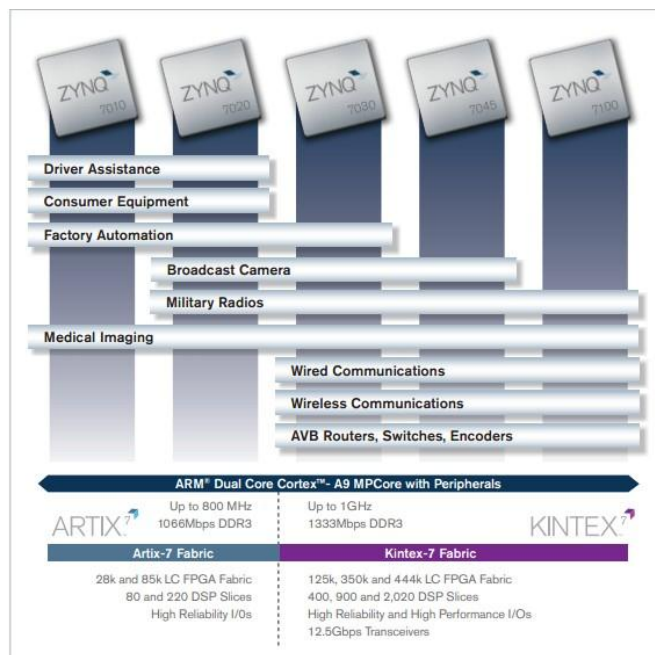
Zynq-7000 All Programmable SoC 平台器件的三大可编程性



赛灵思 Zynq-7000 All Programmable SoC 可提供最快捷、最智能的方法创建 Smarter System。它将基于两个 1GHz ARM® Cortex™-A9 MPCore 处理器的快速处理器系统与业界速度最快、最高级的 28nm FPGA 架构相结合，搭配多个高速串行收发器以及包含两个每秒 100 万次采样模数转换器的片上模拟处理模块。赛灵思近期推出了 Zynq-7000 All Programmable SoC 系列旗下的第五款产品：Zynq Z-7100，改进了 FPGA 架构中的 DSP 资源。所有五款 Zynq 器件都进行了精心优化，能充分满足特定的系统功耗、成本和尺寸组合需求。赛灵思正引领着 Smarter System 的行业发展趋势，相继推出了面向 Smarter Network、Smarter

Data Center 和 Smarter Vision 系统的以应用为中心的解决方案。这些解决方案基于 Zynq-7000 All Programmable SoC 而构建，包括针对 Smarter System 提供的越来越丰富的构建模块组合—— SmartCORE™ IP，还有支持更高抽象级设计的新一代设计工具——Vivado™，以及各种应用设计套件和系统级专业技术，力助 Smarter System 的快速设计和实现。

Zynq-7000 SoC 系列：五款产品可充分满足各种应用需求



Zynq-7010 Zynq-7020 Zynq-7030 Zynq-7045 Zynq-7100

驾驶员辅助 消费设备 工厂自动化 广播摄像头 军用无线电 医疗成像 有线通信
无线通信 AVB 路由器、交换机、编码器

具有外设的 ARM®双核 Cortex™-A9 MPCore

多达 800MHz 高达 1GHz

1066Mbps DDR3 1333Mbps DDR3

Artix-7 架构 Kintex-7 架构

28k 和 85k LC FPGA 架构 125k、350k 和 444k LC FPGA 架构

80 和 220 个 DSP Slice 400、900 和 2020 个 DSP Slice

高可靠性 I/O

高可靠性和高性能 I/O

12.5Gbps 收发器

Zynq: 领先一代

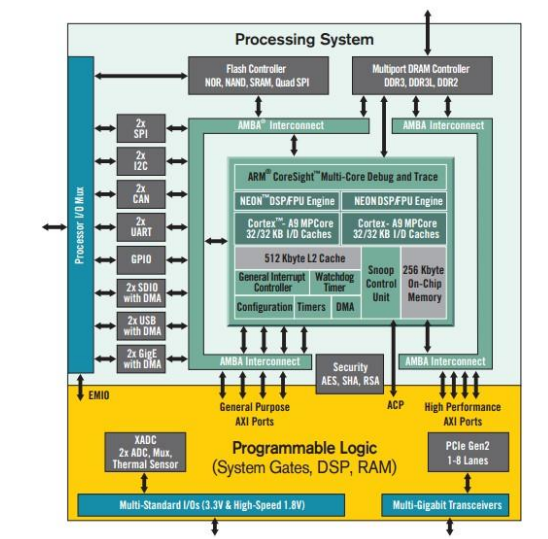
赛灵思 Zynq-7000 All Programmable SoC 相对于同类解决方案而言领先整整一代，是针对各类市场所有不同应用领域一系列系统设计问题的最智能的解决方案。以下九大理由证明为什么领先一代名符其实：：

理由一：最有效的 ARM+FPGA 分析和控制架构

Zynq All Programmable SoC 的核心的是 1GHz 双核硬化实现的 ARM Cortex-A9 MPCore 微处理器。两个 ARM 处理器通过基于 ARM AMBA AXI 的互联机制与片上存储器、SDRAM 和闪存存储器控制器以及外设模块进行通信。总之，这些硬化模块构成了 Zynq-7000 All

Programmable SoC Processor System (PS)。

Zynq-7000 All Programmable SoC



处理系统 闪存控制器 多端口 DRAM 控制器 AMBA 互联
 ARM CoreSight 多核调试和跟踪 NEON DSP/FPU 引擎
 Cortex-A9 MPCore 32/32KB I/O 缓存 512KB L2 缓存
 通用中断控制器 看门狗定时器 配置 定时器 窥探控制单元 256KB 片上存储器
 通用 AXI 端口 高性能 AXI 端口 可编程逻辑 热传感器
 多标准 I/O (3.3V 和高速 1.8V) 千兆位级收发器

片上 PS 通过多个 ARM AMBA AXI 端口连接到 Zynq 器件的片上 Programmable Logic (PL)，在 Zynq 架构的两大关键组件之间形成了极为高效的耦合。它们中间包括有 2 个 32 位 AXI 主接口、2 个 32 位 AXI 从接口、4 个 64 位可配置缓冲型高性能 AXI 从接口和 1 个 64 位 AXI ACP (加速器一致性端口) 接口。也就是说 Zynq PS 和 PL 之间共有 9 个 AXI 接口。

ARM AXI PS-PL 连接的数量和大小是一个关键的架构选择，需要认真考虑 Zynq PS 的带宽要求。4 个 64 位/32 位可配置高性能 AXI 端口使得 PL 能通过 4 个独立的 1kB FIFO 缓冲器直接高速访问 Zynq-7000 All Programmable SoC 的片上存储器和 SDRAM 控制器。这样，Zynq PL 中实现的一些单独的硬件加速器就能独立高速访问基于 Zynq 系统的主存储器。如果访问要与片上缓存相一致，那么 PL 中实现的加速器可采用 64 位 ACP 连接，其直接连接到 ARM Cortex-A9 MPCore 处理器的窥探控制单元。

除了 64 位/32 位可配置 AXI 端口之外，还有 4 个 32 位 AXI 端口用于连接 Zynq PS 和 PL。这些端口在 Zynq PS 和 Zynq PL 实现的任何外设类 IP 块之间提供连接。

理由二：最丰富的 OS、中间件和协议栈生态系统

所有这些硬件都需要软件来协助应用，而赛灵思 Zynq 平台可提供丰富的 OS、中间件和协议栈生态系统。OS 支持包括许多不同的 Linux 版本 (赛灵思自己的 PetaLinux、Wind River 的 Linux 5 和 Timesys 的 Linuxlink 等)、iveia 和 Adeneo 的 Android、Microsoft 的 Windows

Embedded Compact 7 以及一些实时操作系统（包括赛灵思的 FreeRTOS、Wind River 的 vxWorks、Green Hills Software 的 InTEGRITY、EnEA 的 OSE、Express logic 的 ThreadX/netX、ETAS 的 RTA-OS SC1-4、eSOC 的 eT-kernel、Micrium 的 μ C/OS、Mentor Embedded 的 nucleus 以及 Quadros 的 Quadros 等）。这些操作系统涵盖了通信、汽车和工业乃至消费、医疗等各种应用领域。

此外，Zynq 平台还拥有最庞大的软件生态系统，到目前为止，赛灵思和业界领先的工具厂商（包括 ARM、Microsoft、Mentor Embedded、Green Hills Software、Wind River、Kyoto Microcomputer、Yokogawa、Computex、Abatron 和 lauterbach）可提供软件开发工具，而 30 多家设计服务生态系统联盟成员则提供设计帮助。

赛灵思还为 Smarter Network、Smarter Video、高级 FOC（磁场定向控制回路）电机控制、安全等应用提供专门的软硬件设计解决方案。此外，Zynq 平台受益于庞大的中间件生态系统，协议栈厂商则能为 ARM Cortex-A9 MPCore 处理器提供专门的产品和服务，具体包括：

- 音频编解码器
- 视频编解码器
- 图形
- 成像
- 图像处理和识别
- 面部识别
- 加密
- 安全系统操作
- 文件系统
- 网络
- 数据库
- 电源管理

理由三：最高级别的安全性和可靠性

Smarter System 必须充分满足安全性和可靠性的严格要求，而 Zynq 平台的许多特性都能帮助设计团队设计安全特性，确保安全操作。就安全操作而言，Zynq 平台的独特之处在于总是先启动处理器端然后再启动 FPGA 端。如果需要，启动顺序还支持用户认证（RSA）、加密（AES-256）和数据认证（HMAC）。认证和解密代码被放置在片上存储器中，只有在确保不受窥探情况下才会执行。这是安全启动 Zynq-7000 All Programmable SoC 这种器件的唯一方法，而且这种技术已经在最严格的航空航天和军用客户实践中得到了检验，要知道这些客户都是安全领域的专家。

赛灵思在征求目标客户意见后将上述特性集成到 Zynq-7000 平台，因此 Zynq-7000 SoC 能够支持硬件中的 AES 和 SHA 算法。同类竞争解决方案在其片上 FPGA 配置管理器中内置了 AES，但显然只能用于 FPGA 配置比特流的解密，而且同类竞争解决方案的硬件 AES 解密似乎也不适用于处理器启动代码。此外，同类竞争解决方案器件安全启动的唯一方法就是先配置 PL，然后再启动 PS，但目前还不清楚其是否考虑到了避免特洛伊木马软件在安全启动 PL 之前植入器件的可能性。Altera 的解决方案显然还有很多尚未解答的问题。

此外，Zynq 器件具有独特的防篡改（AT）技术，这些特性不仅对军用项目至关重要，同时也对商业客户保护 IP 非常有用。这些特性的详细列表敬请参见赛灵思 XAPP1084 文档，该文档可在被称为 Security Monitor（SecMon）的随时可集成型 IP 解决方案中提供。片上模数转换器和温度传感器使得 Zynq 器件能监控环境，如果发现有任何篡改迹象就会将自身（包括 AES 密钥）“归零”。在此领域已经出现的四代产品中，同类竞争解决方案都不能实现这样整整领先一代水平的安全特性。

许多系统参数都与操作可靠性相关，但人们最常讨论的一大问题就是单粒子翻转（SEU）。存储器故障等显然都会产生 SEU 症状，但真正的问题是位于系统级。赛灵思通过公认的实验室和测试标准对 SEU 进行了大量的 28nm 工艺测试。赛灵思 FPGA 多年来一直用于火星探测器，近期则在 CERN 位于瑞士阿尔卑斯山的大型强子对撞机中帮助科学家捕获希格斯玻色子。所以，赛灵思对于 SEU 非常熟悉。赛灵思高可靠性、领先一代的 28nm 芯片技术，基于符合 JESD89A/89-3A 标准的 LANSCE（洛斯阿拉莫斯中子科学中心）光速测试，可在所有商业 SRAM 型技术中实现最低的固有 SEU FIT 率。赛灵思器件非常适合较长使用寿命的应用。赛灵思 SEU 的优势可通过 SEU 缓解和分析解决方案进一步加强，其中包括完全支持的软故障缓解 IP（SEM IP）、SEU FIT 率计算器、公开可用的数据和检测方法以及专家设计指南等。赛灵思专门致力于芯片可靠性和 SEU FIT 率的研究工作，因此是系统开发人员满足最高系统性能要求、在可编程器件中实现最高集成度的明智选择。

除 SEU 之外，系统可靠性还有其它方面的因素。举例来说，Zynq 系列的所有产品都包含配备模拟多路复用器的片上热传感器和片上模数转换器，这样 Zynq 器件就能监控自身环境，包括温度和电源电压等。此外，系统设计人员还能给 Zynq 平台的模拟输入连接入侵光电探测器和其它模拟传感器，从而创建故障安全系统，能充分了解安全系统操作面临的任何环境挑战。上述特性具有多重安全完整性等级（SIL），能充分满足 IEC 61508 标准等新型监管规定的要求。

无与伦比的性能和功耗

如果说不能以尽可能最低的功耗实现最佳性能，那么以上功能全都毫无说服力。而 Zynq-7000 All Programmable SoC 平台恰恰做到了这一点。高性能组建和架构决策可提供强大的组合性能。通过正确选择 28nm 工艺技术——赛灵思 Zynq 平台选择了 TSMC 的 28nm HPL 工艺——再加上正确做出设计决策，我们不仅实现了低功耗操作，也能充分发挥工艺技术的无限潜力。

理由四：唯一一款 1GHz 双核 ARM Cortex-A9 MPCore 处理器

赛灵思采用 TSMC 28nm HPL 工艺技术使得其产品系列能以非常低的工作功耗提供无与伦比的高性能，这一切都始于 1GHz 的双核 ARM Cortex-A9 MPCore 处理器。速度级别最高的 Zynq-7000 All Programmable SoC 中 ARM 微处理器的工作速度超过任何同类竞争产品。处理器速度快当然是提高性能的第一大因素，不过也有其它一些影响性能的重要因素，特别是存储器。

理由五：最大容量、最高性能的存储器系统

单靠最佳的处理器性能本身并不能确保系统的高性能。存储器性能也发挥着重要作用。Zynq 平台采用了现有速度最快的 SDRAM 存储器控制器。Zynq 平台 PS 中硬化的 SDRAM 控制器的工作速度与 DDR3-1333 相当。Zynq 器件的片上 FPGA 架构中放置的存储器控制器配合 Kintex™-7 PL 能实现 DDR3-1866 的速度，而且您能根据需要在 PL 中安放多个 SDRAM 控制器。

Zynq-7000 All Programmable SoC 中硬化的 SDRAM 控制器支持 32 位和 16 位 SDRAM 宽度，提供奇偶校验功能，也支持带 ECC 的 16 位 SDRAM。如果您的设计需要带 ECC 的 32 位 SDRAM 或 64 位/128 位 SDRAM（带或不带 ECC），那么软核版本的赛灵思 SDRAM 存储器

控制器能提供您所需要的功能，而且性能更高。

理由五：最低功耗和最快的逻辑架构

Zynq 平台在业界领先的赛灵思 28nm Kintex-7 和 Artix™-7 FPGA 基础上可为您提供两种 PL 选择。速度更高的 Kintex-7 FPGA 架构为实现最佳性价比进行了精心优化，性能与前一代高端赛灵思 Virtex®-6 FPGA 相当，而功耗仅为后者的一半（也就是功耗性能比翻番）。而 Artix-7 FPGA 架构为实现最低功耗和最低成本进行了精心优化，性能相当于前一代 Spartan®-6 FPGA 的两倍，但工作功耗减半。根据具体设计，Artix-7 FPGA 相对于同类竞争性低端 28nm FPGA 而言性能可平均提高 15%，而 Kintex-7 相对于同类竞争性中端 28nm FPGA 而言性能则可平均提高 50%。

7 系列 FPGA 共享可扩展的优化架构，包括 Zynq-7000 All Programmable SoC 系列器件中的 Kintex-7 和 Artix-7 架构。这样就能支持更方便移植的 RTL 和 IP。由于所有赛灵思 7 系列 FPGA 架构共享最低层次的架构构建块，因此设计团队可移植手工编码、带存储器块实例化、DSP 块或逻辑元件的 RTL 到 Zynq-7000 系列的任何成员，并且无需修改或花大量时间来重新优化。

业经验证的生产力

赛灵思 Zynq 平台打开了提高设计生产力的大门，能让设计团队创建任何可编程抽象级的全新设计方案，包括软件或硬件。Zynq 平台的两个 1G Hz ARM Cortex-A9 处理器内核能以超过同类竞争解决方案的速度更快执行 ARM 目标软件，这样开发团队就能减少优化代码所需的时间和精力。为提高速度，软件开发团队可将关键算法转为硬件加速器，这样就能在 Zynq PL 中进行实例化并插入 Zynq SoC 的 AXI 互联。Vivado HLS 通过将 C、C++ 和 SystemC 代码转为硬件能让这项任务变得高效快捷。此外，逻辑设计人员可创建更多的硬件模块，进一步提高系统设计快速执行任务的功能。

Zynq 平台理想适合于帮助设计团队将理念转变为实现方案，并尽可能地节约时间。这正是生产力的源泉所在。

理由七：业界领先的高层次综合

您想知道算法尽快转变为高速逻辑的秘密吗？这就是高层次综合（HLS）。算法开发人员能用 C、C++ 和 SystemC 语言编写算法，然后在 PC 和服务器的上调试算法。当算法得到验证后，实现算法最快速的方法就是在 Zynq 平台的其中一个 ARM Cortex-A9 MPCore 处理器上简单地重新编译代码。

如果这种实现速度不够快怎么办？那么您就需要一款硬件实现方案了。在 HLS 出现前，硬件实现方案需要逻辑设计人员在 VHDL 或 Verilog 中重新编码采用 C、C++ 和 SystemC 语言编写的高级算法。这个过程很慢，需要手工操作，容易发生错误，而且需要进行大量的调试。有了 HLS，这个过程就快多了。让 C、C++ 和 SystemC 代码进入 HLS 工具，我们就能得到实现硬件加速器所需的 HDL 代码了，而且配套提供 AXI 接口，能直接插入 Zynq SoC 的 FPGA 架构。

赛灵思 HLS 工具是 Vivado 设计套件的一部分，这是支持硬件加速器快速开发的核心特性，它能加速执行 Zynq 平台上的关键任务。赛灵思 Vivado 设计套件包含的 HLS 工具对三种 C

语言输入标准（C、C++和 SystemC）的庞大子集提供可综合支持，因此能从 C 代码综合硬件，而且尽可能地减少修改。Vivado HLS 工具能对设计进行两种不同类型的综合：

- 算法综合：针对函数功能，将函数表达综合为一系列时钟周期上的 RTL 表达。
- 接口综合：将函数变量（或参数）转换到 RTL 端口，提供特定的时序协议，让设计能与系统中的其它设计进行通信。

Vivado HLS 工具能执行一系列的设计优化，生成高质量的 RTL，从而满足性能和面积目标。虽然 C 语言的顺序性（缺少并发性）特点人为造成运算必须等待执行，但 Vivado HLS 工具能自动将函数和循环实现流水线，确保 RTL 设计不受上述限制的影响。

Vivado HLS 就是系统设计人员快速开发硬件加速器的秘密武器。

理由八：最丰富的软件环境和工具选择

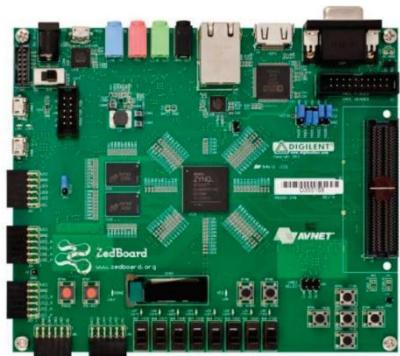
软件开发团队有自己喜欢使用的工具，不同团队有不同的偏好，有时不同项目也需要使用不同的工具，这不是什么秘密。因此，像基于赛灵思 Zynq-7000 All Programmable SoC 系列产品的通用开发平台必须能为设计团队提供丰富的开发工具选择。赛灵思可提供免费的软件开发工具套件，支持基于 Linux 和 bare-metal 的软件开发，而且提供多核软件调试功能。

Zynq 平台业界领先的第三方开发环境和工具包括 ARM Development Studio 5 (DS-5)、Mentor Sourcery CodeBench 工具链、Wind River WorkBench、Green Hills 的 MUITI IDE、Microsoft Visual Studio、Lauterbach TRACE32 PowerTools、Computex PAIMiCE3 和 PAIMiCE2H 调试器以及 Kyoto Microcomputer 的 PARTNER 调试器等。

赛灵思的一些合作伙伴可提供非常高级的高层次软件开发工具。举例来说，MathWorks 支持 Zynq-7000 平台的模型化设计，其 MATLAB 和 Simulink 支持整个设计过程的持续测试和验证。MATLAB 是面向开发技术计算应用的业界领先环境。Simulink 则是面向系统级建模、仿真和验证的业界领先环境。MathWorks 的两款开发工具适用于开发各种应用，其中包括：

- 电机控制
- 计算机和机器视觉
- 无线通信
- 数据分析
- 安全和监视
- 机器人

基于 Zynq 的 ZEDBOARD，来自 ZEDBOARD.ORG



MATLAB 和 Simulink 相对于手工编码方法而言能将设计周期时间缩短多达 80%。

此外, National Instruments 也通过 LabVIEW FPGA 图形开发环境展示其对 Zynq 平台的支持。LabVIEW 是系统设计平台和开发环境, 采用了可视化数据流编程语言, 最初由 National Instruments 于 1986 年开发。

理由九: 最丰富的 IP、设计套件和参考设计组合

赛灵思可提供大量 IP 模块、设计套件和参考设计, 能够帮助设计团队率先推出新系统。举例来说, 过去几年来, 赛灵思收购了 Sarance、Omiino、Modesat 和 Modelware 等战略 IP 厂商, 还在内部开发了更多 IP 块, 推出了丰富的 SmartCORE IP 组合, 从而帮助 Smarter 网络的系统开发。

想要立即启动开发工作的设计团队需要即时平台, 而赛灵思提供的软硬件开发平台包括:

- ZedBoard 低成本评估板
- 用于开发非视频应用的 ZC702 评估套件
- Zynq 视频和成像套件
- 用于开发无线应用的 Zynq SDR 套件
- 用于需要高速 SerDes 收发器的系统的 ZC706 评估套件

Zynq-7000 SoC 虚拟平台是一款基于软件的仿真平台, 能帮助您开发仿真友好型系统模型, 即时发送电子邮件给世界各地的开发人员。

此外, 越来越多的第三方厂商, 包括 iVeia、Enclustra 和 v3 Technology 也基于赛灵思 Zynq 平台推出了评估开发板。

其它原因

第十大原因: 屡获殊荣的技术

Zynq-7000 系列和 Zynq 平台已经赢得了许多行业大奖, 而且在 2012 年底赢得两项尤为重要的奖项。第一个是 Linley Group《微处理器报告》颁发的年度分析师选择奖中的“2012 年度最佳嵌入式处理器”奖。《微处理器报告》称:“我们认识到, 不同的观点和意见综合在一起, 就会带来创造力, 所以我们评选赛灵思的 Zynq Z-7020 (见《微处理器报告》2011 年 3 月 7 日文章: 赛灵思让 FPGA 再添利器) 为 2012 年度最佳嵌入式处理器。从一个角度看, Zynq 是 FPGA, 但从另一个角度看, 它又是嵌入式处理器。它不完全是其中的任何一者, 但 Z-7020 和类似产品将改变嵌入式处理器行业, 不仅在传统处理器领域抢占市场, 同时开启新的设计机遇。”

第二个大奖来自《电子产品杂志》, 该杂志编辑 Jim Harrison 说:

“我们选择 Zynq-7000 All Programmable SoC 作为今年年度最佳产品, 是为了表彰赛灵思作为敢为人先 FPGA 公司的地位。赛灵思率先推出了业界首款 All Programmable SoC, 并在单个芯片上集成了 ARM®双核 Cortex™-A9 MPCore™处理系统以及可编程逻辑和 I/O。我们表彰赛灵思独特的技术组合, 它大幅提高了性能, 从而在各种市场中改进了处理密集型应用, 其中包括消费和广播设备乃至有线通信领域等。”

结论

需要多功能、高速信号处理和实时响应性的最终市场应用推进了 Smarter System 需求的发展, 要求更高级别的嵌入式系统性能。Smarter 视频和视觉 (驾驶员辅助、监视、自动化)、Smarter 网络、Smarter 数据中心、Smarter 航空航天和军用 (军事和航空电子系统) 以及 Smarter 广播 (摄像头、内容、传输) 等应用有着一些相同的需求, 其中包括:

- 高级决策和控制处理
- 复杂的用户或控制系统接口
- 基于多个复杂数据输入流的控制和分析
- 高性能低时延信号处理

所有这些应用都必须满足更严格的开发进度要求, 而且要不断满足 Smarter System (从低成本解决方案到特性丰富的解决方案) 持续发展的要求。

赛灵思 Zynq-7000 All Programmable SoC 平台堪称开发 Smarter System 最智能的解决方案, 有九大原因:

- 满足分析和控制需求的最高效 ARM + FPGA
- 最丰富的 OS、中间件和协议栈生态系统
- 最高级安全性和可靠性
- 唯一一款 1GHz 双核 ARM Cortex-A9 MPCore 处理器
- 最大容量、最高性能的存储器系统
- 最低功耗和最快的逻辑架构
- 业界领先的高层次综合
- 最丰富的软件环境和工具选择
- 最丰富的 IP、设计套件和参考设计组合

上述因素再加上软硬件的高灵活性和 I/O 可编程性, 可帮助客户缩短开发时间, 降低投资, 从而改进财务业绩, 加快产品上市进程和盈利的进度。此外, 系统定义风险得以大幅降低甚至可能彻底消除, 同时我们还能进行产品的更新升级, 从而更方便地服务于系统和最终客户。

无与伦比的高性能、优化的分区、低功耗、低成本、低风险、更出色的财务业绩、系统灵活性、可扩展性、可升级性、得到世界级工具和生态系统的支持、基于业界开放标准的 IP 以及熟悉的编程环境, 等等, 这些都是极具说服力的优势。

欢迎垂询您当地的赛灵思办事处了解有关赛灵思 Zynq-7000 All Programmable SoC 平台的更多详情, 它将大幅提高您的开发效率, 并为您全新的 Smarter System 设计项目开启巨大的差异化商机。

(Rusy, 以下部分以后都不用翻译)

下一步行动:

如欲了解更多详情, 敬请访问: china.xilinx.com/zynq

公司总部	欧洲	日本	亚太地区
2100 Logic Drive	One Logic Drive	Art Village Osaki	5 Changi Business
San Jose, CA 95124	Citywest Business	Central Tower 4F	Park
USA	Campus	1-2-2 Osaki,	Singapore 486040
联系电话:	Saggart, County	Shinagawa-ku	联系电话:

408-559-7778 www.xilinx.com	Dublin Ireland 联系电话： +353-1-464-0311 www.xilinx.com	Tokyo 141-0032 Japan 联系电话： +81-3-6744-7777 japan.xilinx.com	+65-6407-3000 www.xilinx.com
--------------------------------	---	---	---------------------------------

© 2013 年 Xilinx 版权所有。XILINX、Xilinx 徽标、Virtex、Spartan、ISE 和此处所有的其它指定商标均属赛灵思公司在美国和其它国家或地区的商标。所有其它商标均属各自所有者所有。