



XAPP906 (v1.1) 2007 年 9 月 14 日

用 CoolRunner-II CPLD 支持多个 SD 器件

提要

在一个系统中添加多个安全数字 (SD) 器件的需求日益增长。毫无疑问，SD 协议目前正是方兴未艾，无论系统应用是否需要配备 SD 存储器端口、802.11 SDIO 卡或其他任何 SDIO 扩展卡。然而，问题是大多数主机器件（如 Intel PXA270、TI OMAP 和 Qualcomm MSM 处理器）都只提供一个 SD 接口。幸运的是，可以用 CoolRunner-II CPLD 使主机器件能支持任意数量的 SD 器件。本应用指南详细讲述一种基于可缩放自动侦测双向多路复用器的设计。

简介

使用 CoolRunner-II 创建 SD 多路复用器

图 1 所示为通用的 CoolRunner™-II 使用模型，可以为原来仅带一个 SD 接口的给定主机器件加入任意数量的 SD 端口。CoolRunner-II CPLD 处于主机控制器和 SD 器件之间。这样，CoolRunner-II 器件便起到双向多路复用器的作用，使主机器件能够与任意选定的 SD 器件通信。更重要的是，这种设计没有方向控制引脚，也就是说 CoolRunner-II 自动检测数据流方向。

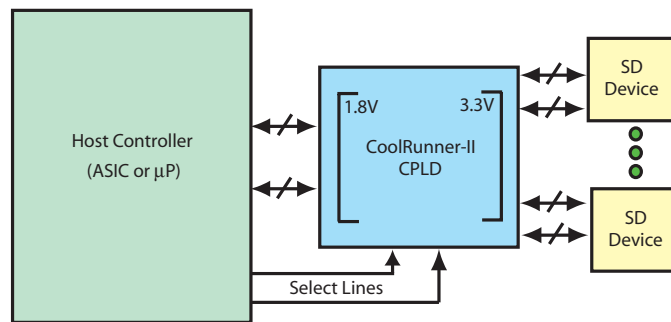


图 1: 用 CoolRunner-II CPLD 提供更多的 SD 端口

这种实现方法极其灵活且可缩放，允许随意增减 SD 端口数量。这种设计还支持 SPI 模式、1 位数据模式和 4 位数据模式中任一种定义的 SD 卡模式。

在此类应用中使用 CoolRunner-II 器件，主要目的是为主机控制器提供更多的 SD 端口，其次，则起到在主机器件与 SD 卡之间实现电平转换和逻辑隔离的作用。图 1 所示为主机器件是 1.8V 而 SD 器件是 3.3V 的情形。CoolRunner-II CPLD 的待机电流微不足道，而动态功耗极低。因此，加入一个 CoolRunner-II CPLD 不会显著影响功率预算。

© 2006–2007 Xilinx, Inc. All rights reserved. All Xilinx trademarks, registered trademarks, patents, and further disclaimers are as listed at <http://www.xilinx.com/legal.htm>. PowerPC is a trademark of IBM Inc. All other trademarks and registered trademarks are the property of their respective owners. All specifications are subject to change without notice.

NOTICE OF DISCLAIMER: Xilinx is providing this design, code, or information "as is." By providing the design, code, or information as one possible implementation of this feature, application, or standard, Xilinx makes no representation that this implementation is free from any claims of infringement. You are responsible for obtaining any rights you may require for your implementation. Xilinx expressly disclaims any warranty whatsoever with respect to the adequacy of the implementation, including but not limited to any warranties or representations that this implementation is free from claims of infringement and any implied warranties of merchantability or fitness for a particular purpose.

符合 SDA 规范

SDA 规范规定一条 SD 总线只能支持一个 SD 器件。时钟引脚可以共用，但 DAT[3:0] 和 CMD 线则必须由每个 SD 器件独占。有关详情，请见图 2。

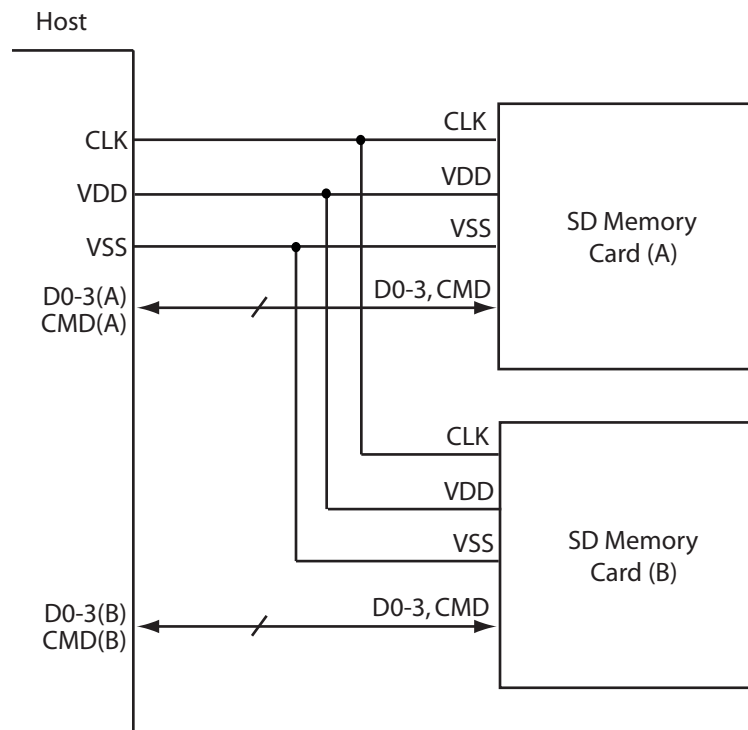


图 2: SD 系统总线拓扑结构

此参考设计完全符合 SDA 规范。下一部分讲解当使用只有一条总线的控制器支持任意数量的 SD 器件时如何满足上述要求。

CPLD 设计

框图

图 3 所示框图为用此设计实现两个 SD 器件共用同一 SD 主机接口时的典型用法。从概念上讲，可以将这种设计视为和用作双向多路复用器。主机器件通过“选择”信号控制 CoolRunner-II CPLD，从而指示与哪个 SD 器件通信。一旦选中某个 SD 器件，CoolRunner-II 器件中的逻辑

便自动检测数据流的方向，并且让数据相应流动（从主机器件流向 SD 卡，或者从 SD 卡流向主机器件）。此设计不需要方向控制引脚，因此使用方便。

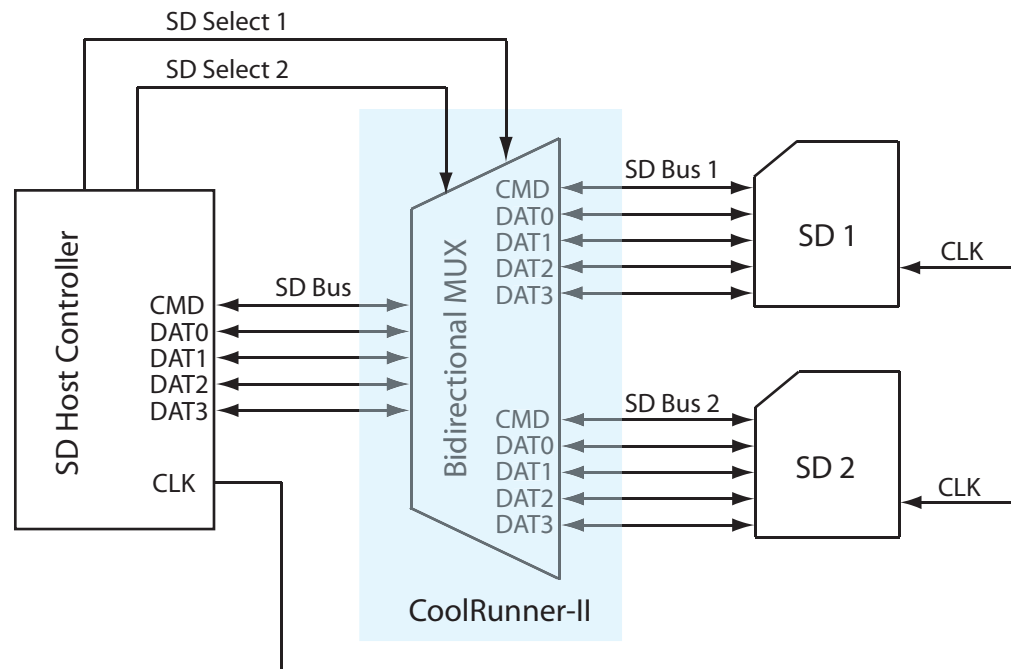


图 3: 框图：双向多路复用器

当多路复用器相应切换时，主机器件可分别访问各 SD 器件，不会影响另一 SD 器件的状态。如果主机器件和 SD 器件都没有驱动数据，则 CoolRunner-II CPLD 让系统处于默认的呈弱上拉状态的高阻抗。此电路的主要用途是加强主机器件的 SD 能力，但也可用此电路提供电平转换和 / 或逻辑隔离。

实现细节

图 4 所示为 1:2 双向多路复用器设计的实际逻辑电路，我们提供了这种设计的 VHDL 语言描述（请见“VHDL 下载”）。在初始或空闲状态下，主机器件和 SD 卡应处于呈弱上拉状态的高阻抗。因此，图 4 中的电路设计成对 CoolRunner-II 器件的输出缓冲器进行三态控制，从而使外部上拉电阻起作用。寄存器 A (A_REG) 和寄存器 B (B_REG) 都设计成在上电时初始化为逻辑“0”。

通过向 CPLD 输入“选择”信号来选择 SD 卡。当“选择”信号为逻辑“0”时选择 SD1，而当“选择”信号为逻辑“1”时选择 SD1 器件。为电路叙述简明起见，我们假设在以下讨论中主机器件只选择与 SD1 通信。

此设计的自动方向控制方面的实现方式为：当主机器件与 SD1 器件二者之一置为低时启动事务。例如，如果主机器件准备向 SD1 器件传送数据，则主机器件通过将 A 侧置为低来开始传送。在置为低时，电路中的逻辑检测到置低的下降沿，并且通过将“B”输出缓冲器置为有效来响应，但仍保持“A”输出缓冲器为无效。尤其是当 A 置为低时，会向 A_REG 的时钟输入传送一个上升沿。继时钟控制之后，A_REG 的 Q 输出变为逻辑“1”，从而阻止 B_REG 接收时钟控制事件。当 A 变为低时，逻辑门 B1 在 A_REG 时钟控制与触发的同时输出一个逻辑“1”。这样便将“B”输出缓冲器置为有效，而 B 最终会跟随 A 置为低。

反之，当 A 从低转为高时，逻辑门 B1 输出一个低信号，对 B 输出缓冲器进行三态控制。这样便强制 B 变为高（通过外部上拉电阻）。一旦 A 侧和 B 侧都变为高，则 A_REG 和 B_REG 复位到 0。此过程无限次重复。当 SD1 尝试向主机器件传送数据时发生反转。另外，如果主机器

件准备与 SD2 器件通信，则电路的“选择”信号输入置为逻辑“1”，其事件顺序与上述相似。

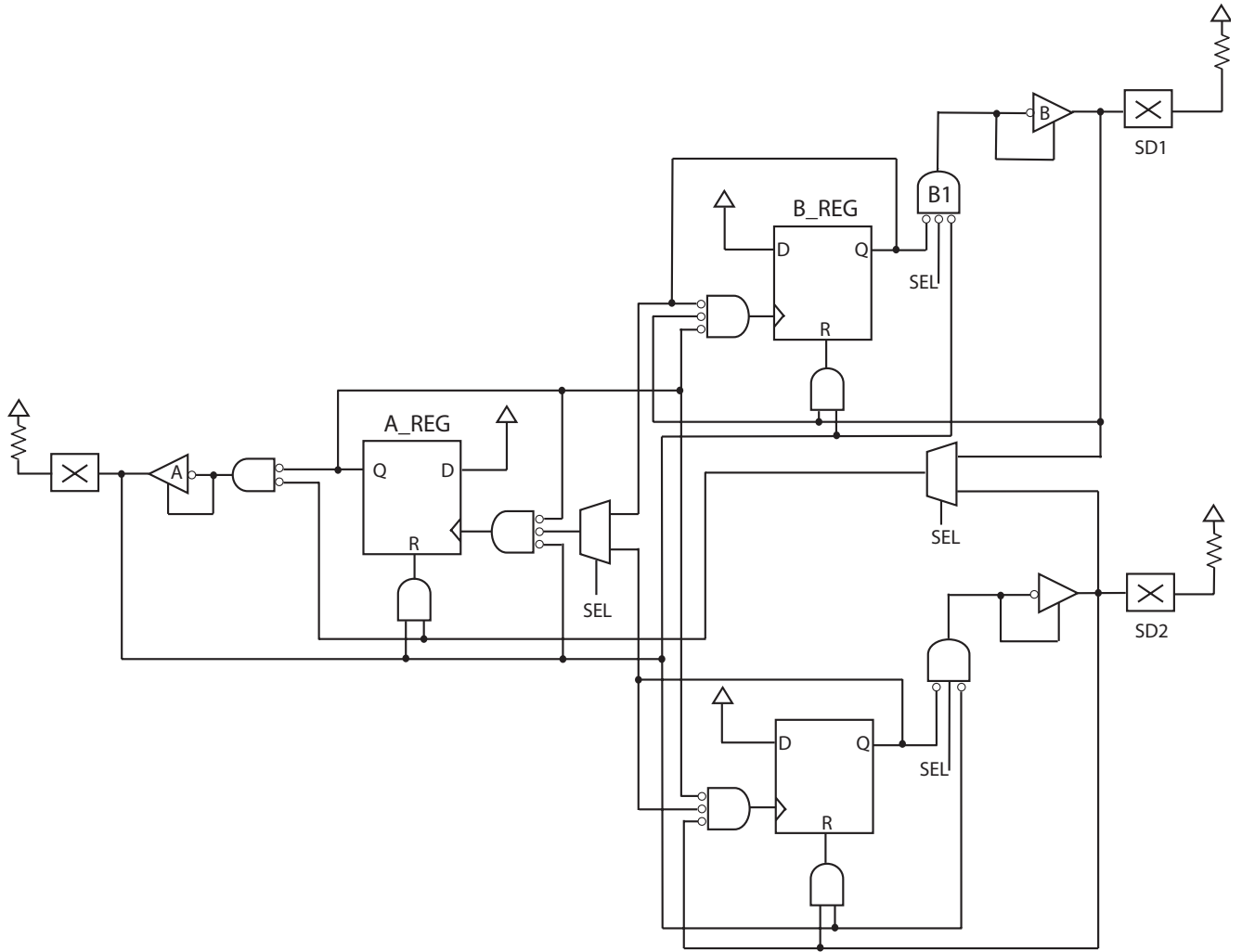


图 4: 两个 SD 器件的 SD 多路复用器电路

设计验证

仿真结果

对于此电路，用 ModelSim 进行了广泛的功能和时序仿真，测试激励已经包括在 VHDL 下载中。图 5 所示为部分仿真结果。

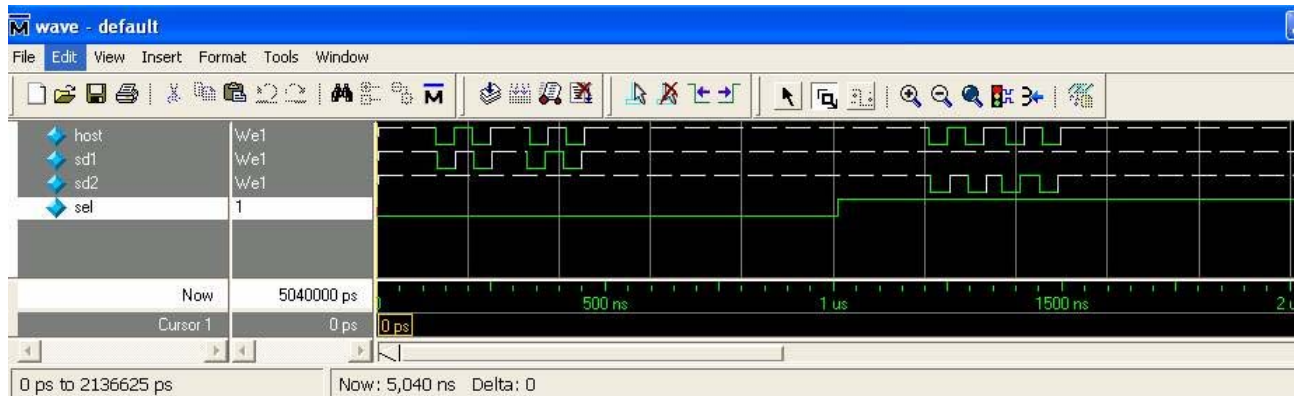


图 5: 仿真结果

在图 5 的第一部分中，“选择”信号输入保持为低。白色虚线指示“弱 1”状态，换言之就是表示上拉状态。在第一个事务中，主机器件尝试向 SD1 传送数据，SD1 随即响应。紧接着，SD1 器件尝试向主机器件传送数据，主机器件随即响应。当“选择”信号输入置为低时，会发生类似事件。主机器件向 SD2 器件传送数据，然后 SD2 器件向主机器件传送数据。

硬件结果

我们还制作了一块 SD 多路复用器演示板，并用其验证了此设计。图 6 所示为该演示板，在中间位置有一片 XC2C32A。沿该板的上边缘是两个 SD 卡插槽。该板的最下部分是依照 SD 卡的实际尺寸设计的。图 7 所示为插在 USB SD 卡读卡器中的演示板。不出所料，无论是第一张卡还是第二张卡，XC2C32A 都能使 PC 与之完美地通信。

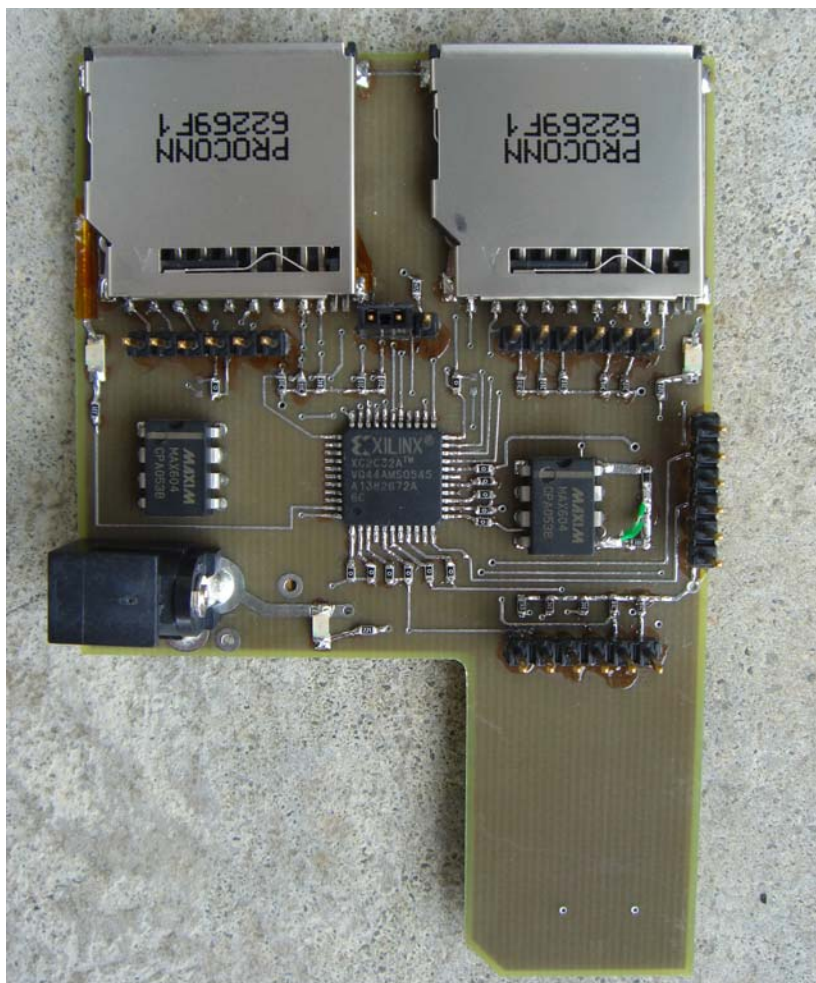


图 6: SD 多路复用器演示板



图 7: 插在 USB SD 卡读卡器中的演示板

器件资源占用率

表 1 列出了各种实现的器件资源占用率统计数据。如 SDA 规范中所述，SD 卡有三种定义的信令模式，即：SPI 模式、1 位数据传输模式和 4 位数据传输模式。此设计可轻松地适用于任何一种选定的模式。该设计还允许使用任意数量的 SD 扩展端口。

表 1: 各种实现的器件资源占用率统计数据

SD 扩展端口数	器件	宏单元占用率 (SPI 或 1 位数据模式)	宏单元占用率 (4 位数据传输模式)
1	XC2C32A	13 个宏单元	19 个宏单元
2	XC2C32A	21 个宏单元	30 个宏单元
3	XC2C64A	27 个宏单元	39 个宏单元

电压和电流考虑事项

SDA 规范对 SD 卡规定了严格的电压和电流要求。CoolRunner-II 器件功耗极低并且具有 I/O 分组等功能，因此非常适合这种应用。CoolRunner-II 的 I/O 可以配置成 1.5V、1.8V、2.5V 或 3.3V，因此可以连接任何 SD 器件。CoolRunner-II CPLD 还包含 I/O 组，因而具有在处理器与 SD 卡之间进行电压转换的功能。

CoolRunner-II 系列的极低功耗特性使待机工作电流低至 15 μ A。在系统中增加一个 CoolRunner-II 器件对电流预算影响甚微。

VHDL 下载

用于对这些设计进行编译和仿真的 VHDL 文件位于：

[XAPP906_Design_Files](#)

结论

随着 SD 器件的推广，将越来越需要用主机控制器支持多个 SD 器件的方法。本应用指南针对这个问题提供了一种经过验证的解决方案。此解决方案让设计人员能够灵活地选择在一个系统中实现两个或更多 SD 器件。

修订历史

下表说明此技术文档的修订历史。

日期	版本	修订
2006 年 9 月 28 日	1.0	Xilinx 最初版本。
2007 年 9 月 14 日	1.1	纠正设计文件的链接。

